

## ÉVÈNEMENTS PARASITES DANS DES CIRCUITS SOUS IRRADIATION

V. FERLET-CAVROIS, P. PAILLET, J. BAGGIO  
CEA - DAM - Île-de-France

**L'**interaction de particules radiatives avec les composants à semi-conducteur génère localement des charges parasites, soit par interaction directe avec le cortège électronique dans le cas des ions lourds, soit par l'intermédiaire d'interactions nucléaires typiquement induites par des neutrons ou des protons. Les charges parasites générées dans le semi-conducteur sont ensuite collectées par les zones de champ des transistors élémentaires, et peuvent se traduire par des perturbations électriques dans les circuits. Typiquement, ces charges sont susceptibles d'induire des changements d'état logiques dans les cellules mémoires, ou des signaux parasites qui se propagent le long des chaînes de portes et des arbres d'horloge.

La mesure et l'analyse de ces charges parasites permettent de quantifier le nombre de signaux transitoires capables d'induire des erreurs, et de remettre en cause la fiabilité d'un circuit. En particulier, la connaissance de la quantité de charge collectée et de la durée des transitoires parasites permet de mettre en place des techniques de durcissement adaptées, avec un impact minimal sur les performances du circuit.

Au cours des années 2005 et 2006, les électroniciens du CEA - DAM - Île-de-France ont mis au point de nouvelles techniques de mesure de ces signaux transitoires, optimisées pour détecter des signaux transitoires très courts [1], [2]. De nombreuses mesures ont été réalisées avec des rayonnements de type ions lourds, protons, laser pulsé, sur plusieurs technologies représentatives des filières industrielles actuelles et futures. Ces mesures constituent une source d'information importante sur la tenue de l'électronique en environnement radiatif.



La fiabilité des composants électroniques en environnement radiatif est l'un des obstacles majeurs à l'utilisation de technologies fortement intégrées et performantes dans les systèmes militaires ou spatiaux. C'est également un obstacle à la miniaturisation des technologies pour l'électronique et l'informatique au sol, soumises à l'environnement radiatif naturel terrestre. Le blindage des systèmes électroniques contre les particules n'est pas envisageable dans la plupart des cas, en particulier pour les systèmes embarqués ou "grand public". Il est donc nécessaire de quantifier la sensibilité des technologies, pour mettre en place des moyens de durcissement au niveau des circuits et des systèmes. Les électroniciens du CEA - DAM - Île-de-France ont mis en œuvre de nouvelles méthodes de mesure des signaux transitoires rapides générés par les composants électroniques [1], [2]. Plusieurs types de transistors ont été étudiés, fabriqués avec des technologies standards sur silicium massif (*bulk*), ou avec des technologies silicium sur isolant (*SOI* : *Silicon On Insulator*). Différentes générations ont également été explorées, de 0,25  $\mu\text{m}$  à 50 nm.

Les technologies 0,25  $\mu\text{m}$  ont été produites à partir de 1997 (c'est l'époque des microprocesseurs *Pentium*), tandis que la génération 50 nm ne verra le jour en production qu'à partir de 2009 – 2010.

Pour caractériser la sensibilité des technologies, nous avons mesuré la distribution statistique des événements transitoires parasites sur des transistors élémentaires irradiés avec un laser pulsé, avec des ions lourds, ou avec des protons. Dans cet article, nous montrons quelques exemples de ces mesures, en soulignant les avancées techniques sur les composants les plus intégrés. Ces mesures sont ensuite analysées en termes de sensibilité à la propagation de signaux parasites dans des chaînes de portes. En particulier, des techniques de simulation sont mises au point, et utilisées pour prédire le besoin en durcissement des systèmes futurs. Ce travail a été réalisé dans le cadre d'une collaboration avec les industriels du semi-conducteur, le pôle Minatec et nos collègues américains de *Sandia National Laboratories* et du *Naval Research Laboratory*.

### Mesure de signaux parasites très courts

Pour étudier la sensibilité de ces technologies aux particules des environnements radiatifs spatial et terrestre, deux types d'expérimentations existent :

- exposer les composants directement devant un faisceau d'ions, de protons, ou de neutrons. Dans ce cas, chaque interaction particule-composant est unique, et la réponse électrique du composant doit être mesurée en une seule fois.
- simuler le passage de ces particules par un faisceau laser intense, focalisé sur le composant, et dont les caractéristiques sont choisies pour reproduire l'ionisation induite par les particules. L'avantage de cette technique réside dans la possibilité de répéter l'interaction laser-composant exactement au même endroit du composant, avec une récurrence de l'ordre de 20 000 fois par seconde. Cela permet de mesurer beaucoup plus précisément la réponse impulsionnelle du composant par des techniques d'échantillonnage. Le faisceau laser irradie par impulsions très courtes (*picoseconde*), et la réponse transitoire du composant est reconstituée par l'oscilloscope avec une grande précision, grâce à la récurrence et à la stabilité de la position du faisceau laser sur le transistor.

La figure 1 montre deux exemples de courants transitoires mesurés sur des transistors SOI très avancés (50 nm de longueur de grille) fabriqués par le CEA - LETI [3]. Elle met en évidence l'influence de l'architecture du transistor (*structure plane ou 3D*) sur la forme du transitoire. Le transistor SOI à structure plane a une réponse très rapide (*moins de 25 ps à mi-hauteur et 45 ps à la base*), tandis que le transistor 3D a une réponse plus lente (*proche de 70 ps à mi-hauteur*) avec une trainée de courant caractéristique d'un effet mémoire du transistor vis-à-vis des charges parasites. Il est préférable d'utiliser la technologie pour laquelle les transitoires générés sont les plus courts.

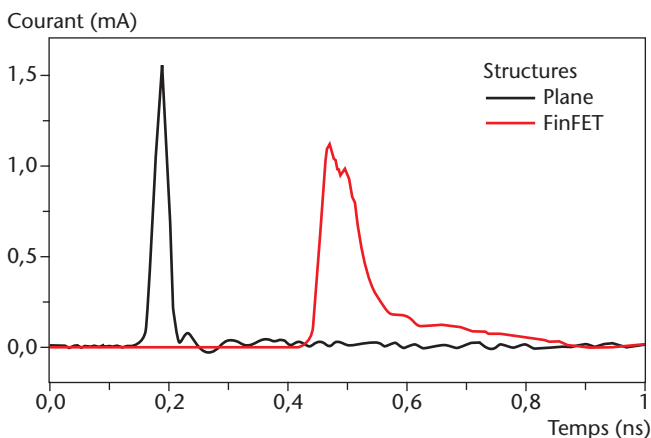


Figure 1 Exemples de mesures de courant transitoire sur des transistors avancés SOI (*silicium sur isolant*) du CEA - LETI, de longueur de grille 50 nm. Deux types de transistors sont mesurés ici : transistor simple grille à structure plane et film de silicium très mince (11 nm), et transistor triple-grille (*appelé FinFET*).

Malgré les avantages des irradiations lasers, nous devons réaliser des irradiations sous faisceau d'ions lourds et de protons pour se rapprocher des conditions réelles d'utilisation en environnements radiatifs. Contrairement aux mesures avec un laser pulsé, il est impossible de garantir la position des impacts des particules sur le composant. Les signaux parasites doivent être plus longs et d'amplitude plus forte pour être détectés. Ainsi, jusqu'à présent, seuls des transistors standards sur substrat massif (*bulk*) avaient été caractérisés. En améliorant nettement le dispositif expérimental, nous avons détecté, pour la première fois, les transitoires rapides et de faible amplitude générés par des transistors SOI.

Pour analyser l'effet de l'intégration des technologies, nous avons mesuré la réponse "pire-cas" des transistors SOI de génération 0,25  $\mu\text{m}$ , 130 nm, et 70 nm, irradiés par des ions lourds au GANIL. Sur la figure 2, nous voyons nettement la diminution de l'amplitude et de la durée des transitoires avec l'intégration technologique. La charge parasite collectée, visualisée par l'aire des courants transitoires, diminue donc avec l'intégration technologique. Cet effet est caractéristique de la réduction du volume sensible des transistors SOI (*fabriqués sur isolant*) avec la diminution des dimensions des transistors élémentaires. C'est un élément favorable pour le durcissement des circuits futurs, typique des technologies SOI.

### Analyse de la propagation des signaux

Des simulations doivent être entreprises pour évaluer comment un courant transitoire, généré à l'origine dans un transistor, se propage en signal parasite lorsqu'il est intégré dans une chaîne de portes (*inverseurs, par exemple*). La largeur du transitoire de tension qui se propage est déterminante, car elle conditionne le besoin de durcissement et notamment la valeur des éléments de filtrage.

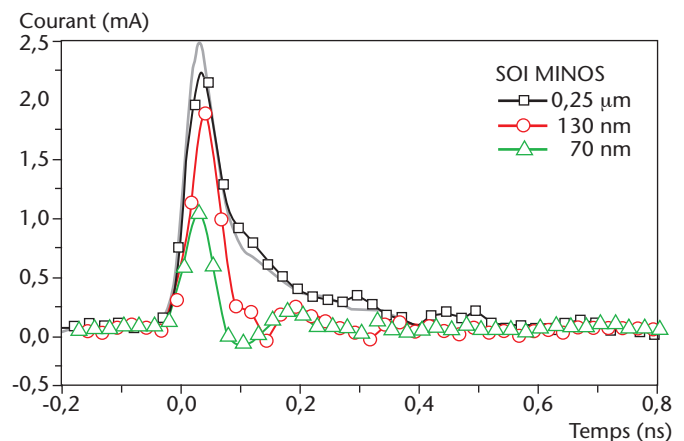


Figure 2 Mesures de courant transitoire sur des technologies SOI (*silicium sur isolant*) actuelles, comparables à des technologies industrielles. Le transistor 70 nm a été fabriqué au CEA - LETI. Les transistors sont irradiés aux ions lourds au GANIL, à Caen. Pour le transistor 0,25  $\mu\text{m}$ , la réponse aux ions lourds est comparée à une mesure laser.

Cette démarche a été utilisée sur plusieurs générations technologiques à partir des caractéristiques mesurées sur transistors seuls. Nous avons mis en évidence un point important : la charge collectée minimale, par conséquent la largeur des transitoires qui se propagent (figure 3), diminue avec l'évolution des technologies. Les technologies très intégrées sont plus sensibles aux faibles charges, avec une réponse plus rapide, que les technologies anciennes. C'est un effet corollaire de la réduction de la géométrie des transistors et de la tension d'alimentation. En fonctionnement usuel (*hors irradiation*), la charge contrôlée par chaque transistor est d'environ 1 000 électrons pour la génération 70 nm, alors qu'elle était dix fois plus importante (*plus de 10 000 électrons*) en technologie 0,25  $\mu\text{m}$ . Il est donc naturel que les transistors 70 nm soient plus sensibles aux faibles charges parasites, et avec une réponse transitoire plus rapide, que leurs ancêtres fabriqués en 0,25  $\mu\text{m}$ .

Les résultats de nos travaux sont reportés en figure 3, et comparés à des simulations antérieures pour les deux structures *SOI* et *bulk*. Nous retrouvons globalement une tendance vers la réduction de la largeur des transitoires, avec quelques nuances suivant l'architecture des technologies. Notre apport dans cette analyse a été de valider les résultats de simulations par des mesures directes de sensibilité, sur des technologies représentatives des filières industrielles. Cela a permis de raffiner les prédictions faites par simulation, en particulier en tempérant l'optimisme des études précédemment publiées, qui utilisaient des modèles trop simplifiés.

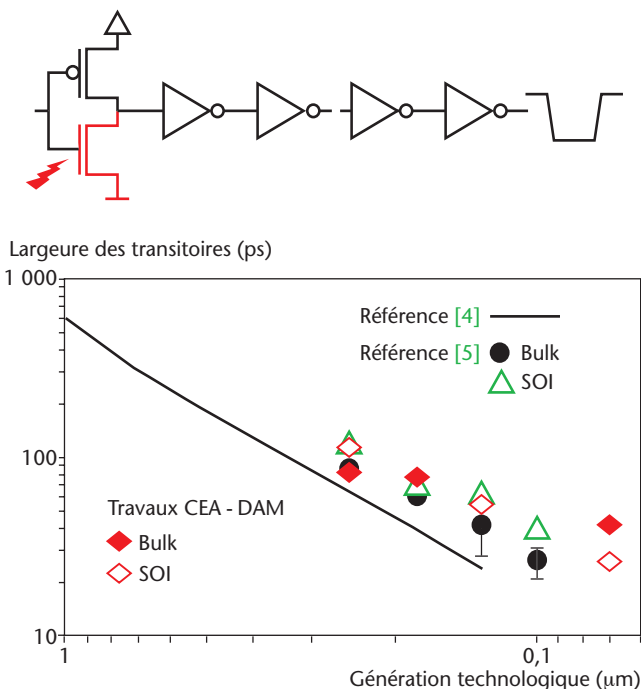


Figure 3 Largeur minimum des signaux transitoires pour une propagation non atténuée dans une chaîne de portes logiques, en fonction de la génération technologique. Les travaux du CEA - DAM - Île-de-France sont comparés aux travaux antérieurs [4], [5], pour les technologies standards (*bulk*) et *SOI* (*silicium sur isolant*).

Jusqu'aux dernières générations de technologies commerciales, les problèmes de durcissement concernaient principalement les applications spatiales ou avioniques. Désormais, les nouvelles technologies deviennent sensibles aux particules alpha et aux neutrons atmosphériques caractéristiques de l'environnement terrestre. Ce fait est perçu dans l'industrie comme la première menace sur la fiabilité des futurs systèmes pour des applications grand-public au niveau du sol !

Les travaux du CEA - DAM - Île-de-France sont particulièrement bien positionnés. Ils permettent de quantifier les besoins de durcissement, et de déterminer pour chacun d'eux les architectures technologiques les plus favorables.

### Références

[1] V. FERLET-CAVROIS, P. PAILLET, D. McMORROW, A. TORRES, M. GAILLARDIN, J. S. MELINGER, A. R. KNUDSON, A. B. CAMPBELL, J. R. SCHWANK, G. VIZKELETHY, M. R. SHANEYFELT, K. HIROSE, O. FAYNOT, C. JAHAN, L. TOSTI, "Direct Measurement of Transient Pulses Induced by Laser and Heavy Ion Irradiation in Deca-nanometer Devices", *IEEE Transactions on Nuclear Science*, **52**, n°6, p. 2104 (2005).

[2] V. FERLET-CAVROIS, P. PAILLET, M. GAILLARDIN, D. LAMBERT, J. BAGGIO, J. R. SCHWANK, G. VIZKELETHY, M. R. SHANEYFELT, K. HIROSE, E. W. BLACKMORE, O. FAYNOT, C. JAHAN, L. TOSTI, "Statistical Analysis of the Charge Collected in SOI and Bulk Devices under Heavy Ion and Proton Irradiation - Implications for Digital SETs", *IEEE Transactions on Nuclear Science*, **53**, n°6, p. 3242 (2006).

[3] O. FAYNOT, A. VANDOOREN, R. RITZENTHALER, T. POIROUX, J. LOLIVIER, C. JAHAN, S. BARRAND, T. ERNST, F. ANDRIEU, M. CASSE, B. GIFFARD, S. DELEONIBUS, "Advanced SOI MOSFETs: Structures and Device Physics", *Proceedings - Electrochemical Society*, p. 1 (2005).

[4] D. G. MAVIS, P. H. EATON, "Soft Error Rate Mitigation Techniques for Modern Microcircuits", *IEEE Transactions on Nuclear Science*, **49**, n°6, p. 216 (2002).

[5] P. E. DODD, M. R. SHANEYFELT, J. A. FELIX, J. R. SCHWANK, "Production and Propagation of Single-Event Transients in High-Speed Digital Logic ICs", *IEEE Transactions on Nuclear Science*, **51**, n°6, p. 3278 (2004).